

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
Одеський державний екологічний університет

ЗАТВЕРДЖЕНО

на засіданні групи забезпечення спеціальності  
від « 22 » 09 2020 року  
протокол № 5  
Голова групи д.т.н., проф. Мещеряков В.І.

УЗГОДЖЕНО

Декан факультету комп'ютерних наук, управління та  
адміністрування  
к.геогр.н., доцент Коваленко Л.Б.

**СИЛЛАБУС**

навчальної дисципліни

Комп'ютерна схемотехніка та архітектура комп'ютерів

(назва навчальної дисципліни)

122 – «Комп'ютерні науки»

(шифр та назва спеціальності)

«Комп'ютерні науки»

(назва освітньої програми)

РВО «Бакалавр»

(рівень вищої освіти)

денна

(форма навчання)

2 рік н.

(рік навчання)

4 семестр

(семестр навчання)

6 кр./180 год.

(кількість кредитів ЄКТС/годин)

залік

(форма контролю)

Інформаційних технологій

(кафедра)

Одеса, 2020 р.

Автори: Зайцев Д.А., професор катедри ІТ, д.т.н., професор  
(прізвище, ініціали, посада, науковий ступінь, вчена звання)

\_\_\_\_\_ (прізвище, ініціали, посада, науковий ступінь, вчена звання)

Поточна редакція розглянута на засіданні катедри інформаційних технологій від « » 20\_\_ року, протокол №\_\_\_\_\_.

Викладачі: лекції: Зайцев Д.А., професор катедри ІТ, д.т.н., професор  
(вид навчального заняття: прізвище, ініціали, посада, науковий ступінь, вчена звання)

лабораторні роботи: Зайцев Д.А., професор катедри ІТ, д.т.н., професор  
(вид навчального заняття: прізвище, ініціали, посада, науковий ступінь, вчена звання)

#### Перелік попередніх редакцій

Прізвища та ініціали авторів	Дата, № протоколу	Дата набуття чинності

## 1. ОПИС НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

Мета	Підготовка фахівців з комп'ютерних наук в галузі сучасних методів, технологій та засобів обробки даних з розробки цифрових схем та специфікації архітектури комп'ютера
Компетентність	<p>ЗК 12. Здатність оцінювати та забезпечувати якість виконуваних робіт.</p> <p>ЗК 13. Здатність діяти на основі етичних міркувань.</p> <p>СК6. Здатність до системного мислення, застосування методології системного аналізу для дослідження складних проблем різної природи, методів формалізації та розв'язування системних задач, що мають суперечливі цілі, невизначеності та ризики.</p> <p>СК12. Здатність забезпечити організацію обчислювальних процесів в інформаційних системах різного призначення з урахуванням архітектури, конфігурування, показників результативності ункціонування операційних систем і системного програмного забезпечення.</p>
Результат навчання	<p>ПР1. Застосовувати знання основних форм і законів абстрактно-логічного мислення, основ методології наукового пізнання, форм і методів вилучення, аналізу, обробки та синтезу інформації в предметній області комп'ютерних наук.</p> <p>ПР3. Використовувати знання закономірностей випадкових явищ, їх властивостей та операцій над ними, моделей випадкових процесів та сучасних програмних середовищ для розв'язування задач статистичної обробки даних і побудови прогнозних моделей.</p> <p>ПР8. Використовувати методологію системного аналізу об'єктів, процесів і систем для задач аналізу, прогнозування, управління та проектування динамічних процесів в макроекономічних, технічних, технологічних і фінансових об'єктах.</p> <p>ПР12. В Застосовувати методи та алгоритми обчислювального інтелекту та інтелектуального аналізу даних в задачах класифікації, прогнозування, кластерного аналізу, пошуку асоціативних правил з використанням програмних інструментів підтримки багатовимірного аналізу даних на основі технологій DataMining, TextMining, WebMining.</p> <p>ПР13. Володіти мовами системного програмування та методами розробки програм, що взаємодіють з компонентами комп'ютерних систем, знати мережні технології, архітектури комп'ютерних мереж, мати практичні навички технології адміністрування комп'ютерних мереж та їх програмного забезпечення</p>

Базові знання	<ol style="list-style-type: none"> <li>1. Про системи числення та перетворення даних.</li> <li>2. Про подання основних типів даних в комп'ютері.</li> <li>3. Про мінімізацію двійкових функцій.</li> <li>4. Про методи синтезу комбінаційних схем.</li> <li>5. Про методи синтезу цифрових автоматів.</li> <li>6. Про типові комбінаційні схеми та схеми з пам'яттю.</li> <li>7. Про автоматизовані засоби синтезу цифрових схем мовою Verilog.</li> <li>8. Про архітектуру та типові вузли сучасних комп'ютерів.</li> </ol>
Базові вміння	<ol style="list-style-type: none"> <li>1. Побудувати комбінаційну та послідовну схему за заданою специфікацією пристрою.</li> <li>2. Побудувати подання специфікації цифрового пристрою мовою Verilog.</li> <li>3. Виконати автоматизовану побудову цифрової схеми та її тестування по специфікаціям мовою Verilog.</li> </ol>
Базові навички	1. Використовувати сучасні методи, технології та засоби моделювання систем
Пов'язані силлабуси	немає
Попередня дисципліна	«Електроніка та електротехніка»
Наступна дисципліна	«Комп'ютерні мережі»
Кількість годин	<p>лекції: 30</p> <p>практичні заняття: -</p> <p>лабораторні заняття: 30</p> <p>курсний проект: 4 години на студента</p> <p>семінарські заняття: -</p> <p>самостійна робота студентів: 90</p>

## 2. ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

### 2.1. Лекційні модулі

Код	Назва модуля та тем	Кількість годин		
		аудиторні	СРС	
ЗМ-Л1	Теоретичні основи цифрової техніки			
	Арифметичні основи схемотехніки. Системи числення та перетворення даних.	2	2	
	Арифметичні основи схемотехніки. Подання чисел в ЦОМ та кодування інформації.	2	2	
	Логічні основи схемотехніки. Мінімізація перемикальних функцій та розробка комбінаційних схем.	2	2	
	Основи теорії скінченних автоматів. Автомати Мілі та автомати Мура. Елементарні автомати та схеми з пам'яттю.	2	2	
	Основи теорії скінченних автоматів. Мінімізація скінченних автоматів.	2	2	
ЗМ-Л2	Синтез типових вузлів цифрових пристроїв			
	Синтез і дослідження комбінаційних суматорів та цифрових схем порівняння	2	2	
	Синтез і дослідження перетворювачів коду, мультиплексорів та дешифраторів	2	2	
	Синтез цифрових автоматів. Синтез структурних автоматів. Елементарні автомати — тригери.	2	2	
	Алгоритм структурного синтезу цифрових автоматів. Графічний метод синтезу цифрових автоматів.	2	2	
	Проектування мікропрограмних автоматів. Декомпозиція цифрових пристроїв. Операційний та керуючий автомати.	2	2	
ЗМ-Л3	Автоматизації розробки цифрових схем та архітектура комп'ютерів			
	Мова Verilog автоматизації розробки цифрових схем. Реалізація комбінаційної логіки.	2	2	
	Мова Verilog автоматизації розробки цифрових схем. Синтез послідовної логіки.	2	2	
	Автоматизація розробки схем та тестування цифрових пристроїв за допомогою мови Verilog.	2	2	
	Архитектура сучасних комп'ютерів. Система команд, регістри та слово стану процесора.	2	2	

Основні вузли та шини.		
Микроархитектура типового комп'ютера. Структурне подання MIPS RISC процесора мовою Verilog.	2	2
Разом:	30	30

Консультації:

Зайцев Дмитрій Анатольевич, середа, ауд. 329.

## 2.2. Лабораторний модуль

Код	Назва модуля та тем	Кількість годин	
		аудиторні	СРС
ЗМ-ЛР1	Лабораторний модуль		
	1. Арифметика в позиційних системах счислення с различным основанием.	4	4
	2. Программная реализация быстрых алгоритмов (схем) выполнения арифметических операций.	4	4
	3. Синтез і дослідження комбінаційних суматорів та компараторів	4	4
	4. Синтез і дослідження комбінаційних схем перетворювачів коду, мультиплексорів та дешифраторів	6	6
	5. Синтез та дослідження тригерних схем.	6	6
	6. Подання комбінаційних схем мовою Verilog	6	6
	7. Подання послідовних схем мовою Verilog		
8. Подання мікропрограмних автоматів мовою Verilog			
Разом:		30	30

Перелік лабораторій:

1. Лабораторія 329.

Перелік лабораторного обладнання:

1. Комп'ютери.

2. Середовище ModelSim PE Student Edition проектування цифрових пристроїв на мові Verilog

3. Середовище алгоритмічних мов C (Dev-C/C++), Java (JDK).

Консультації:

Зайцев Дмитрий Анатольевич, середа, ауд. 329.

### 2.3. Курсовий проект:

#### 2.3.1. Завдання:

Розробити проект одноктактного процесора MIPS з обмеженим набором команд RISC.

#### 2.3.2. Характеристики варіанта завдання:

- набір команд;
- формат подання даних для арифметичних операцій;
- кількість регистрів;
- алгоритм (схема) прискореної реалізації вказаної арифметичної операції.

#### 2.3.3. Прототип (приклад):

- *Одноктактний процесор з мікропрограмним управлінням, [1], глава 7*
- *Опис процесора мовою Verilog [7]*
- *Опис методу прискореної реалізації арифметичної операції [5]*

#### 2.3.4. Інструментарій:

- мова проектування цифрової апаратури System Verilog;
- система моделювання цифрових пристроїв ModelSim.

#### 2.3.5. Рівень деталізації:

Окремі логічні вентиля та тригери.

Для побудови схем множення та ділення використовувати готові блоки додавання та віднімання.

#### 2.3.6. Варіанти завдання:

*загальні характеристики:*

шини даних і адреси - 8 разрядні;

команди - lw, sw, not

формат даних - integer

кількість регистрів - 4

*індивідуальні характеристики:*

номер	команди	алгоритм (схема) прискореної реалізації вказаної арифметичної операції
1	or, <u>add</u> , beq	Випереджаючий перенос (carry lookahead)
2	and, <u>mult</u> , bltz	Дерево Уоллеса (Wallace trees)

3	or, <u>sub</u> , bgtz	Випереджаючий перенос (carry lookahead)
4	and, <u>div</u> , beq	Свини-Робертсон-Точер (Sweeney, Robertson, and Tocher)
5	and, <u>add</u> , bltz	Разпізнавання завершення переносу (carry completion sensing)
6	or, <u>mult</u> , bgtz	Бауф-Вули (Baugh-Wooley)
7	and, <u>sub</u> , beq	Разпізнавання завершення переносу (carry completion sensing)
8	or, <u>div</u> , bltz	Ньютон-Рафсон (Newton-Raphson)
9	or, <u>add</u> , bgez	Випереджаючий перенос (carry lookahead)
10	and, <u>mult</u> , bne	Пезариса (Pezaris)
11	or, <u>sub</u> , blez	Випереджаючий перенос (carry lookahead)
12	and, <u>div</u> , bgez	Голдшмидт (Goldschmidt)
13	and, <u>add</u> , bne	Блочний випереджаючий перенос (block carry lookahead)
14	or, <u>mult</u> , blez	Бута (Booth)
15	and, <u>sub</u> , bgez	Блочний випереджаючий перенос (block carry lookahead)
16	or, <u>div</u> , bne	Свини-Робертсон-Точер (Sweeney, Robertson, and Tocher)
17	or, <u>add</u> , bgtz	Із збереженням переносу (carry-save)
18	and, <u>mult</u> , beq	Карацубы (Karatsuba)
19	or, <u>sub</u> , bltz	Із збереженням переносу (carry-save)
20	and, <u>div</u> , bgtz	Ньютон-Рафсон (Newton-Raphson)
21	and, <u>add</u> , beq	Із розподіленням по бітам (bit-partitioned)
22	or, <u>mult</u> , bltz	Шёнхаге-Штрассена (Schönhage-Strassen)
23	and, <u>sub</u> , bgtz	Із розподіленням по бітам (bit-partitioned)
24	or, <u>div</u> , beq	Голдшмидт (Goldschmidt)
25	or, <u>add</u> , blez	Умове підсумування (conditional-sum)
26	and, <u>mult</u> , blez	Тум-Кук



		(Toom-Cook)
27	or, <u>sub</u> , bne	Умовне підсумування (conditional-sum)
28	and, <u>div</u> , blez	Свини-Робертсон-Точер (Sweeney, Robertson, and Tocher)
29	and, <u>add</u> , bgez	Разпізнавання завершення переносу (carry completion sensing)
30	or, <u>mult</u> , bne	Карацубы (Karatsuba)

### 2.3.7. Оформлення пояснювальної записки:

Загальний обсяг 35-40 сторінок, згідно з вимогами [8].

### 2.3.8. Оформлення презентації:

6-8 слайдів, 1-й слайд — заголовний, 2-й слайд — завдання, останній слайд — висновки і рекомендації.

### 2.3.9. Основні розділи пояснювальної записки:

- Реферат.
- Завдання.
- Зміст.
- Введення.
- Архітектура процесора — опис форматів машинних команд і використаних в них об'єктів: реєстри, лічильник команд, слово стану процесора та інше; приклад програми.
- Загальна структурна схема процесора і кратка характеристика її елементів з посиланнями на відповідні схеми.
- Структурні схеми основних блоків — АЛП, ПУ, реєстровий файл, пам'ять даних та інші.
- Результати тестування схем
- Висновки та рекомендації
- Перелік посилань
- Додатки

## 2.4. Самостійна робота студента та контрольні заходи

Код модуля	Завдання на СРС та контрольні заходи	Кількість годин	Строк проведення
ЗМ-Л1	Підготовка до лекційних занять	5	1-4 тижні
	Підготовка до модульної контрольної роботи № 1	5	1-4 тижні
	Модульна контрольна робота № 1 (обов'язкова)		4 тиждень
ЗМ-Л2	Підготовка до лекційних занять	5	5-9 тижні
	Підготовка до модульної контрольної роботи № 2	5	5-9 тижні
	Модульна контрольна робота № 2 (обов'язкова)		9 тиждень
ЗМ-Л3	Підготовка до лекційних занять	5	10-15 тижні
	Підготовка до модульної контрольної роботи № 3	5	10-15 тижні
	Модульна контрольна робота № 3 (обов'язкова)		15 тиждень

ЗМ-П1	підготовка до усного опитування напередодні відповідної лабораторної роботи (обов'язкове)	2x5=10	1-15 тижні
	підготовка до захисту звіту з лабораторних робіт (обов'язковий)	3x5=15	1-15 тижні
	Підготовка до іспиту	20	15 тиждень
	Разом:	75	

1. Методика проведення та оцінювання контрольного заходу для ЗМ-Л1.

Контроль проводиться після вивчення лекційного матеріалу модуля ЗМ-Л1 в формі письмової модульної контрольної роботи МКР-1 тестового типу в якій студенти відповідають на 20 запитань. Результати роботи оформлюються на окремому аркуші. Час, що виділяється на виконання МКР-1 визначається при видачі завдання і не перевищує 1 академічної години.

Максимальна оцінка за контрольну роботу складає 25 бали або 1,25 балів за одну правильну відповідь. Критерії оцінювання результатів контрольного заходу: правильна відповідь на 18 і більше запитань – відмінно (22,5...25 бали), правильна відповідь на 15...17 запитань – добре (18,75...21,25 бали), правильна відповідь на 12...14 запитання – задовільно (15...17,5 бали), правильна відповідь менше ніж на 12 запитань – незадовільно (менше 15 балів).

2. Методика проведення та оцінювання контрольного заходу для ЗМ-Л2.

Контроль проводиться після вивчення лекційного матеріалу модуля ЗМ-Л2 в формі письмової модульної контрольної роботи МКР-2 тестового типу в якій

студенти відповідають на 20 запитань. Результати роботи оформлюються на окремому аркуші. Час, що виділяється на виконання МКР-2 визначається при видачі завдання і не перевищує 1 академічної години.

Максимальна оцінка за контрольну роботу складає 25 бали або 1,25 балів за одну правильну відповідь. Критерії оцінювання результатів контрольного заходу: правильна відповідь на 18 і більше запитань – відмінно (22,5...25 бали), правильна відповідь на 15...17 запитань – добре (18,75...21,25 бали), правильна відповідь на 12...14 запитання – задовільно (15...17,5 бали), правильна відповідь менше ніж на 12 запитань – незадовільно (менше 15 балів).

3. Методика підсумкового оцінювання контрольних заходів для всіх лекційних модулів.

Підсумкова оцінка за всі лекційні модулі дорівнює сумі набраних балів за лекційні модулі ЗМ-Л1, ЗМ-Л2, яка не може перевищувати 50 балів.

4. Методика проведення та оцінювання контрольного заходу для ЗМ-П1.

За весь практичний модуль встановлена максимальна оцінка 50 балів. За кожну з перших п'яти лабораторних робіт встановлена максимальна оцінка 8 балів, за останню роботу 10 балів.

Контроль по кожній лабораторній роботі проводиться в формі:

- *усного опитування* при підготовці до кожної лабораторної роботи з метою допуску до її виконання (кількість запитань – до 5, максимальна кількість балів – 4 бали за роботи 1-5, 5 балів за роботу 6),

- *захисту результатів* лабораторної роботи наведених у звіті до лабораторної роботи (кількість запитань залежить від ходу виконання студентом роботи і якості звіту, максимальна кількість балів – 4 бали за роботи 1-5, 5 балів за роботу 6).

Для кожної лабораторної роботи, якщо студент за *усне опитування* одержав 1,5 і менше балів він не допускається до виконання роботи, а якщо більше – допускається.

Для кожної лабораторної роботи при *захисті результатів* студент може одержати від 1 до 4 балів за роботи 1-5, 5 балів за роботу 6.

Підсумковою оцінкою за кожну лабораторну роботу буде сума балів за *усне опитування* і *захист результатів*.

Підсумковою оцінкою за весь практичний модуль буде сума балів за всі лабораторні роботи. Критерії оцінювання результатів контрольного заходу для ЗМ-П1: 45 балів і більше – відмінно, 37...44,9 – добре, 30...36,9 балів – задовільно, менше 30 балів – незадовільно.

5. Методика оцінювання за всіма змістовними модулями.

Підсумковою оцінкою за всіма змістовними модулями (ОЗ) буде сума балів за лекційні модулі і за практичний модуль.

6. Методика проведення та оцінювання підсумкового контрольного заходу.

Підсумковий контрольний захід проводиться у формі іспиту у письмовій формі, екзаменаційний білет складається з 20 тестових завдань. Час, що виділяється на підготовку визначається при видачі завдання і не перевищує 1 академічної години. Умова допуску до іспиту – більше 25 балів з практичної частини.

Максимальна оцінка за іспит складає 100 балів. Оцінка еквівалентна відсотку правильних відповідей на запитання. Критерії оцінювання результатів іспиту: 90 балів і більше правильних відповідей – відмінно, 74...89,9 балів – добре, 60...73,9 балів – задовільно, менше 60 балів – незадовільно.

7. Методика підсумкового оцінювання за дисципліну.

Сума балів, яку одержав студент за лекційні модулі, за практичний модуль і за іспит формують інтегральну оцінку студента з навчальної дисципліни. Інтегральна оцінка (В) за дисципліну розраховується за формулою:

$$B = 0,5 \times O3 + 0,5 \times OI,$$

де O3 – кількісна оцінка (у балах від максимально можливої в 100 балів) за всіма змістовними модулями, OI – кількісна оцінка (у балах від максимально можливої в 100 балів) за іспит.

### 3. РЕКОМЕНДАЦІ ДО САМОСТІЙНОЇ РОБОТИ СТУДЕНТІВ

Рекомендується наступний порядок вивчення дисципліни „Моделювання систем”:

–зміст кожної теми курсу вивчається за допомогою навчальної та методичної літератури, що наведена в списку;

–після засвоєння змісту кожної теми курсу потрібно відповісти на „запитання самоперевірки”, що наведені у даних методичних вказівках і відповідній літературі;

–якщо виникли питання при вивченні теоретичного матеріалу або при виконанні контрольних робіт, то потрібно звернутись до викладача, який читав лекції;

–за тематикою лабораторних робіт передбачається самостійна робота у середовищі інструментальної системи ModelSim PE Student Edition яка є відкритим програмним забезпеченням та завантажуюється з відповідного сайту.

#### 3.1. Модуль ЗМ-Л1 „Теоретичні основи цифрової техніки”

##### 3.1.1. Повчання

Розділи модуля ЗМ-Л1 формують у студентів уявлення про основні теоретичні основи цифрової техніки такі як комп’ютерна арифметика, логіка та скінченні автомати.

Перетворення чисел між різними позиційними системами числення та правила виконання арифметичних операцій в різних позиційних системах числення формують основу для подальшого поглибленого вивчення двійкової системи числення та подання різних типів даних в ЦЕОМ.

Двійкова логіка є основою реалізації логічних та арифметичних операцій в ЦЕОМ комбінаційними схемами, які відповідають формулам логічних функцій. Основна увага приделяється мінімізації логічних функцій як теоретичній базі ефективного проектування цифрових пристроїв.

Пом’ять як засіб зберігання поточного стану є суттєвою складовою цифрових схем, які використовують регістри та комірки оперативної пам’яті для зберігання даних. Теоретичною основою схем з пам’яттю є скінченний автомат, а методи мінімізації скінченних автоматів є основою розробки схем з мінімальним обсягом використаних елементів.

При вивченні цих розділів необхідно звернути увагу на алгоритми мінімізації логічних функцій і скінченних автоматів та відповідні інструментальні засоби, які узагальнюють талічно-графічні процедури, які використовуються для ручної мінімізації в процесі навчання.

##### 3.1.2. Питання для самоперевірки

Запитання, що входять до тестів до модуля ЗМ-Л1 і являють собою необхідний мінімум знань, який потрібний для засвоєння дисципліни

„Комп’ютерна схемотехніка та архітектура комп’ютерів”, наведені нижче:

1. Що називається моделлю системи? [1, с.19]
- 2.

### 3.2. Модуль ЗМ-Л2 „Синтез типових вузлів цифрових пристроїв”

#### 3.2.1. Повчання

Розділи модуля ЗМ-Л2 формують у студентів уявлення про основи проектування цифрових комбінаційних схем та схем з пам’яттю (послідовної логіки) на основі прикладів синтезу типових схем суматорів, компараторів, мультиплексорів, та шифраторів для комбінаційних схем та регістрів для схем послідовної логіки.

Найбільш важливим для подальшого засвоєння матеріалу є детальне вивчення процесів синтезу суматорів на основі одноразрядного суматора та використання різноманітних прискорених схем паралельно-послідовного переносу.

Схеми з пам’яттю формуються з елементарних автоматів — тригерів, детальне вивчення правил функціонування яких являє основу засвоєння матеріалу з синтезу схем послідовної логіки.

При вивченні цих розділів необхідно звернути увагу на загальну методіку синтезу комбінаційних схем та схем послідовної логіки, які вивчаються детально на найбільш важливому прикладі, а потім закріплюються в процесі синтезу додаткових типових схем.

#### 3.2.2. Питання для самоперевірки

Запитання, що входять до тестів до модуля ЗМ-Л2 і являють собою необхідний мінімум знань, який потрібний для засвоєння дисципліни „Комп’ютерна схемотехніка та архітектура комп’ютерів”, наведені нижче:

1. Що значить імітувати? [1, с.160-162]
- 2.

### 3.3. Модуль ЗМ-Л3 „Автоматизації розробки цифрових схем та архітектура комп’ютерів”

#### 3.3.1. Повчання

Розділи модуля ЗМ-Л3 формують у студентів уявлення про сучасні інструментальні засоби автоматизованого проектування цифрових пристроїв на основі мови специфікації цифрових схем Verilog. Мова Verilog використано для подання раніше вивчених типових схем, а також спрощених специфікацій архітектури процесора та комп’ютера в цілому.

У якості інструментального середовища проектування схем використано систему ModelSim PE Student Edition, яка дозволяє виконати специфікацію та тестування, а також автоматизовану генерацію схем для їх подальшого втілення у вигляді нової мікросхеми, або печатної плати на основі певної серії мікросхем.

При вивченні цих розділів необхідно звернути увагу на послідовність дій з практичної реалізації заданої архітектури комп'ютера у вигляді певних мікросхем, плат, шкафів та комп'ютера в цілому.

### 3.3.2. Питання для самоперевірки

Запитання, що входять до тестів до модуля ЗМ-Л2 і являють собою необхідний мінімум знань, який потрібний для засвоєння дисципліни „Комп'ютерна схемотехніка та архітектура комп'ютерів”, наведені нижче:

3. Що значить імітувати? [1, с.160-162]

4.

### 3.4. Модуль ЗМ-П1 „Практичний модуль”

#### 3.4.1. Повчання

При вивченні практичного модуля студенти набувають уміння побудови алгоритмів виконання арифметичних та логічних операцій і відповідних комбінаційних схем та схем послідовної логіки.

При вивченні цього модуля необхідно звернути увагу на практичне застосування одержаних теоретичних знань про методи і засоби проектування цифрових схем з використанням інструментальних засобів на основі специфікації цифрових схем мовою Verilog. Практичний модуль ґрунтується на лекційних прикладах синтезу типових схем суматорів, компараторів, мультиплексорів, шифраторів та регістрів.

Перевірка якості засвоєних знань і одержаних навичок при вивченні цього модуля здійснюється викладачем під час проведення лабораторних занять шляхом усного опитування з наведених для теоретичних модулів питань і перевіркою якості виконання лабораторної роботи із застосуванням інструментальних засобів ModelSim PE Student Edition для специфікацій обладнання мовою Verilog, їх тестування та автоматичної генерації відповідних схем для подальшої їх реалізації у вигляді мікросхем та плат.

#### 3.4.2. Питання для самоперевірки

1. Сформулюйте умову збудження переходу ситі Петрі. [2, с.11-12]

2.

## **4. ПИТАННЯ ДО ЗАХОДІВ ПОТОЧНОГО ТА ПІДСУМКОВОГО КОНТРОЛЮ**

4.1. Тестові завдання до модульної контрольної роботи модуля ЗМ-Л1.

1. Подання числа в позиційній системі числення. [2,с.8]
2. Подання числа в двійковій системі числення. [2,с.9]
3. Подання числа в шістнадцятковій системі числення. [2,с.9-10]
4. Таблиця відповідності чисел у десятковій, двійковій та шістнадцятковій системах числення[2,с.9-10]

4.2. Тестові завдання до модульної контрольної роботи модуля ЗМ-Л2.

1. За яких умов не можуть бути застосовані аналітичні методи моделювання? [1, с.160-162]
- 2.

4.3. Тестові завдання до модульної контрольної роботи модуля ЗМ-Л2.

1. За яких умов не можуть бути застосовані аналітичні методи моделювання? [1, с.160-162]
2. а

4.4. Запитання до іспиту.

1. Що називається моделлю системи? [1, с.19]
- 2.



## 5. ЛІТЕРАТУРА ДЛЯ ВИВЧЕННЯ ДИСЦИПЛІНИ

### Основна література.

1. Дэвид М. Харрис и Сара Л. Харрис Цифровая схемотехника и архитектура компьютера, второе издание. Morgan Kaufman, 2013.
2. Г.П. Препелиця Комп'ютерна схемотехніка. Конспект лекцій.- Одеса: Екологія, 2008.- 340 с.
3. Г.П. Препелиця Комп'ютерна схемотехніка. Практикум.- Одеса: Екологія, 2008.- 340 с.
4. Акчурин А.Д., Юсупов К.М. Программирование на языке Verilog. Учебное пособие. – Казань, 2016. – 90 с.
5. Mi Lu. Arithmetic and Logic in Computer Systems. John Wiley & Sons: New Jersey, 2004.

### Додаткова література.

6. Зайцев Д.А. Математические модели дискретных систем: Учебное пособие // Одесса: ОНАС им. А.С.Попова, 2004, 40с. Укр. яз.
7. Benjamin Unger. 8-Bit Multicycle Processor Design and Implementation in Verilog. Zurich, 2018.
8. Методичні вказівки до виконання до виконання дипломних робіт бакалавра і магістерських кваліфікаційних робіт- для студентів денної та заочної форми, які навчаються за спеціальністю 122 – «Комп'ютерні науки». Одеса: ОДЕКУ, 2019.– 80 с., укр. мова.
9. Бабич Н.П., Жуков И.А. Компьютерная схемотехника. К.: МК-Пресс, 2004. 276 с.
10. Байджеу С. Железо ПК. Хитрости. СПб.: Питер, 2006. 416 с.
11. Колисниченко О.В., Шишигин И.В. Аппаратные средства РС. СПб.:ПХВ. Петербург, 2001. 1024 с.
12. Матвієнко, М.П. Архітектура комп'ютерів. К.: Видавництво Ліра-К, 2013. 264 с.
13. Бойко В.И., Гуржій А.М., Жуйков В.Я. Схемотехніка електронних систем. Мікропроцесори та мікроконтролери. К.: Вища школа, 2004. 526 с.
14. Эндрю С. Таненбаум Архитектура компьютера: [пер. с англ.], Издательский дом "Питер", 2011 — 843 с.